

CHƯƠNG TRÌNH TRÌNH ĐỘ ĐẠI HỌC/CAO ĐẲNG/LIÊN THÔNG
NGÀNH ĐÀO TẠO: TIN HỌC

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

Vi xử lý và lập trình Assembly

(Microprocessor and programming Assembly)

I. Thông tin về học phần

- Mã học phần: TH03001
- Số tín chỉ: 3TC (2,0 – 1,0 – 6)
- Giờ tín chỉ đối với các hoạt động học tập: 45 tiết
 - + Nghe giảng lý thuyết trên lớp: 30 tiết
 - + Làm bài tập trên lớp:
 - + Thảo luận trên lớp:
 - + Thực hành trong phòng thí nghiệm: 15 tiết quy chuẩn
 - + Thực tập thực tế ngoài trường:
 - + Tự học: 90 tiết
- Đơn vị phụ trách học phần:
 - Bộ môn: Khoa học máy tính
 - Khoa: Công nghệ thông tin
- Là học phần: bắt buộc
- Học phần học trước (chỉ 1 học phần): Tin học cơ sở

II. Thông tin về đội ngũ giảng viên:

- Họ và tên: Vũ Thị Lư
- Chức danh, học hàm, học vị: Kỹ sư
- Địa chỉ liên hệ: Bộ môn Khoa học máy tính – Khoa Công nghệ thông tin
- Điện thoại, email: luuvt207@gmail.com ĐT: 0978278035
- Thông tin về trợ giảng (nếu có) (họ tên, địa chỉ liên hệ, điện thoại, email):

III. Mục tiêu học phần:

- Về kiến thức:
 - Hiểu được cấu trúc bên trong, tập thanh ghi, tập lệnh của một số loại vi xử lý
 - Đọc được các mã chương trình có sẵn và lập trình các chương trình theo yêu cầu với ngôn ngữ lập trình ASSEMBLY
 - Hiểu được cách thức giải mã địa chỉ cho bộ nhớ và thiết bị ngoại vi, phối ghép bộ vi xử lý với bộ nhớ và thiết bị ngoại vi

- Về kỹ năng:
 - Thành thạo các thao tác lập trình hợp ngữ.
 - Rèn luyện tính cẩn thận, tinh thần tự học hỏi, nghiên cứu tài liệu và tư duy logic
- Về các mục tiêu khác (thái độ học tập):
 - Sinh viên phải có thái độ học tập nghiêm túc, phải hoàn thành các bài tập do Giảng viên hướng dẫn yêu cầu.

IV. Mô tả nội dung vắn tắt của học phần:

TH03001. Vi xử lý và lập trình Assembly. (Microprocessors and assembly language). (3TC: 2,0 -1,0 – 6). Giới thiệu về cách lập trình Assembly cơ bản, Giới thiệu cấu trúc chung của 1 hệ vi xử lý, cấu trúc và nguyên lý hoạt động của bộ vi xử lý Intel 8088; các bước thiết kế một hệ vi xử lý chuyên dụng; cách phối ghép bộ vi xử lý Intel 8088 với bộ nhớ, với một số thiết bị ngoại vi cơ bản. *Học phần học trước: Tin học cơ sở*

V. Nhiệm vụ của sinh viên:

Đánh giá theo quy định chung của Trường

VI. Tài liệu học tập:

- Giáo trình chính

1. Văn Thế Minh. “Kỹ thuật VI XỬ LÝ”. NXB KHKT - 1998

- Tài liệu tham khảo

1. Kỹ thuật vi xử lý và lập trình assembly cho hệ vi xử lý, Đỗ Xuân Tiến, NXB KH&KT, 2003
2. Lập trình hợp ngữ Assembly và máy tính IBM-PC, Quách Tuấn Ngọc, NXB GD, 1998.
3. Cẩm nang lập trình hệ thống, Nguyễn Mạnh Hùng, NXB GD 1998.
4. The 8088 and 8086 MicroProcessor Programming, interfacing, hardware, software and Application – Walter A.Triebel and Avtar singh

VII. Tiêu chuẩn đánh giá sinh viên:

Đánh giá theo quy định chung của Trường

VIII. Nội dung chi tiết học phần: (ghi tên chương, mục, tiểu mục)

Chương 1 Cấu trúc của một hệ vi xử lý

- 1.1 Các hệ đếm dùng trong máy tính
- 1.2. Mã hóa thông tin
- 1.3. Sơ lược về cấu trúc và hoạt động của hệ vi xử lý
 - 1.3.1. Sự phát triển của các bộ vi xử lý và giới thiệu các bộ vi xử lý tiên tiến của intel hiện nay
 - 1.3.2. Sơ lược và cấu trúc hoạt động của hệ vi xử lý

Chương 2 Cấu trúc cơ bản của bộ vi xử lý intel 8088 (3 tiết)

- 2.1. Cấu trúc bên trong và nguyên lý hoạt động cơ bản của bộ vi xử lý 8088

- 2.1.1. Sơ đồ khối của bộ vi xử lý 8088
- 2.1.2. Nguyên lý hoạt động của bộ vi xử lý 8088
- 2.2. Tập các thanh ghi
 - 2.3.1. Thanh ghi đa năng
 - 2.3.2. Các thanh ghi đoạn
 - 2.3.3. Các thanh ghi con trỏ và chỉ số
 - 2.3.4 Thanh ghi con trỏ lệnh
 - 2.3.4. Thanh ghi cờ
- 2.3. Sơ lược về tập lệnh của bộ vi xử lý
- 2.4. Tập lệnh của bộ vi xử lý
 - 2.4.1 Nhóm lệnh chuyển dữ liệu
 - 2.4.2 Nhóm lệnh chuyển thanh ghi cờ
 - 2.4.3 Nhóm lệnh chuyển dữ liệu qua cổng
 - 2.4.4 Nhóm lệnh điều khiển chương trình
 - 2.4.5 Lệnh so sánh
 - 2.4.6 Nhóm lệnh lặp
 - 2.4.7 Nhóm lệnh tính toán số học
 - 2.4.8 Nhóm lệnh tính toán logic
 - 2.4.9 Nhóm lệnh dịch và quay bit
 - 2.4.10 Nhóm lệnh xử lý chuỗi
- 2.5 Các chế độ địa chỉ
 - 2.5.2 Chế độ địa chỉ thanh ghi
 - 2.5.3 Chế độ địa chỉ tức thì
 - 2.5.4 Chế độ địa chỉ trực tiếp
 - 2.5.5 Chế độ địa chỉ gián tiếp qua thanh ghi
 - 2.5.6 Chế độ địa chỉ tương đối cơ sở
 - 2.5.7 Chế độ địa chỉ tương đối chỉ số
 - 2.5.8 Chế độ địa chỉ tương đối chỉ số cơ sở

Chương 3: Cấu trúc lập trình assembly

- 3.1 Giới thiệu về hợp ngữ
 - 3.1.1 Khái niệm
 - 3.1.2 So sánh hợp ngữ với các ngôn ngữ bậc cao
- 3.2 Các đoạn trong một chương trình hợp ngữ
- 3.3 Cấu trúc chung của một lệnh assembly
- 3.4 Khai báo dữ liệu và kiểu dữ liệu
- 3.5 Các thao tác vào ra trực tiếp dữ liệu
- 3.6 Cấu trúc chung của một chương trình assembly
 - 3.6.1 Cấu trúc chương trình dịch ra tệp *.exe
 - 3.6.2 Cấu trúc chương trình dịch ra tệp *.com

3.7 Cách biên soạn và dịch một chương trình hợp ngữ

Chương 4: Các cấu trúc lập trình cơ bản

- 4.1 Các lệnh chuyển điều khiển
- 4.2. Cấu trúc tuần tự
- 4.3 Cấu trúc rẽ nhánh
- 4.3 Cấu trúc lựa chọn
- 4.4. Cấu trúc lặp
 - 4.4.1 Cấu trúc lặp với số lần lặp xác định
 - 4.4.2 Cấu trúc lặp với số lần lặp không xác định
- 4.5 Các ví dụ tổng hợp

Chương 5: Lập trình với số nguyên

- 5.1 Các phép toán lập trình với số nguyên
 - 5.1.1 Các phép toán trên bit
 - 5.1.2 Các lệnh số học
- 5.2 Nhập vào số nguyên
 - 5.2.1 Thuật toán
 - 5.2.2 Cài đặt thuật toán
- 5.3 Xuất ra màn hình số nguyên
 - 5.3.1 Thuật toán
 - 5.3.2 Cài đặt thuật toán
- 5.4 Các ví dụ chuyển đổi giữa các hệ đếm: nhị phân, hệ hex, thập phân

Chương 6: Cấu trúc dữ liệu mảng và chuỗi ký tự

- 6.1 Cấu trúc dữ liệu mảng
- 6.2 Các lệnh thao tác với chuỗi ký tự
 - 6.2.1 Cờ định hướng
 - 6.2.2 Lệnh chuyển một chuỗi
 - 6.2.2 Đọc và lưu một chuỗi ký tự
 - 6.2.2 Nạp một chuỗi
 - 6.2.2 Lệnh duyệt chuỗi
 - 6.2.3 Lệnh so sánh chuỗi
- 6.3 Các ví dụ

Chương 7: Các bước thiết kế hệ vi xử lý chuyên dụng

- 7.1 Các bước thiết kế hệ vi xử lý chuyên dụng

Chương 8: Các tín hiệu của 8088 và một số mạch phụ trợ

- 8.1 Sơ đồ chân và tín hiệu của 8088
- 8.2 Giới thiệu một số mạch phụ trợ 8284, 8288
- 8.3 Phân kênh để tách thông tin và đệm các bus trong hệ vi xử lý 8088
 - 8.3.1 Phân kênh
 - 8.3.2 Đệm bus

8.4 Biểu đồ thời gian của lệnh đọc và ghi

Chương 9: Phối ghép 8088 với bộ nhớ

- 9.1 Giới thiệu các loại bộ nhớ bán dẫn
 - 9.1.1 Phân loại bộ nhớ bán dẫn
 - 9.1.2 Cấu trúc chung của một vi mạch nhớ
 - 9.1.3 Bộ nhớ EPROM
 - 9.1.4 Bộ nhớ SRAM
 - 9.1.5 Bộ nhớ DRAM
- 9.2 Giải mã địa chỉ cho bộ nhớ
 - 9.2.1 Bộ giải mã cổng NAND
 - 9.2.2 Bộ giải mã 74LS138
 - 9.2.3 Bộ giải mã kép 74LS139
 - 9.2.4 Bộ giải mã PROM
- 9.3 Phối ghép 8088 với bộ nhớ
 - 9.3.1 Phối ghép 8088 với EPROM
 - 9.3.2 Phối ghép 8088 với RAM

Chương 10: Phối ghép 8088 với thiết bị ngoại vi

- 10.1 Các lệnh vào/ra dữ liệu
- 10.2 Các kiểu phối ghép vào ra
 - 10.2.1 Thiết bị vào ra có không gian địa chỉ tách biệt với bộ nhớ
 - 10.2.2 Thiết bị vào ra có không gian địa chỉ chung với bộ nhớ
- 10.3 Giải mã địa chỉ cho thiết bị vào ra
- 10.4 Phối ghép vào ra cơ sở
- 10.5 Mạch phối ghép vào ra song song lập trình được 8255A
 - 10.5.1 Sơ đồ chân của 8255A
 - 10.5.2 Lập trình với 8255A với các chế độ làm việc

Nội dung thực hành	Số tiết chuẩn	Số tiết thực hành	Địa điểm thực hành
Bài 1: Tập lệnh của bộ vi xử lý	3	6	Phòng máy
Bài 2: Cấu trúc lập trình assembly	3	6	Phòng máy
Bài 3: cấu trúc lập trình cơ bản	3	6	Phòng máy
Bài 4: Lập trình với số nguyên	3	6	Phòng máy
Bài 5: Cấu trúc dữ liệu mảng và xâu kí tự	3	6	Phòng máy

IX. Hình thức tổ chức dạy học:

Lịch trình chung: (ghi tổng số giờ tín chỉ cho mỗi cột)

Nội dung	Hình thức tổ chức dạy học học phần					Tổng
	Lên lớp			Thực hành, thí nghiệm, điền dã	Tự học, tự nghiên cứu	
	Lý thuyết	Bài tập	Thảo luận			
Chương 1	3					3
Chương 2	6			3		9
Chương 3	3			3		6
Chương 4	3			3		6
Chương 5	3			3		6
Chương 6	3			3		6
Chương 7	1					1
Chương 8	2					2
Chương 9	3					3
Chương 10	3					3
Tổng	30 tiết			15 tiết		45 tiết

X. Yêu cầu của giảng viên đối với học phần:

- Yêu cầu giảng đường giảng dạy học phần phải có máy chiếu và phòng máy tính để thực hành
- Yêu cầu sinh viên tham gia học tập trên lớp và thực hành trên phòng máy đầy đủ

Trưởng bộ môn
(Ký và ghi rõ họ tên)

Phụ trách học phần
(Ký và ghi rõ họ tên)

Trưởng khoa
(Ký và ghi rõ họ tên)

Duyệt của Trường
(Ký và ghi rõ họ tên)